

27.08.2004

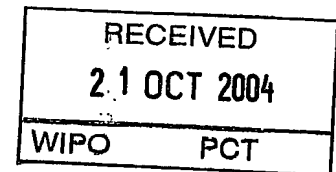
日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 1 月 1 4 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 3 8 5 3 3 3
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 3 8 5 3 3 3]



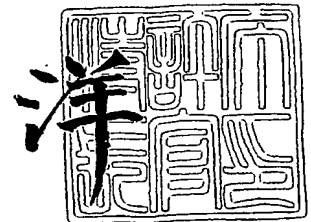
出 願 人 信越半導体株式会社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 1 0 月 8 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



出証番号 出証特 2 0 0 4 - 3 0 9 0 7 8 0

【書類名】 特許願
【整理番号】 03-00178
【提出日】 平成15年11月14日
【あて先】 特許庁長官 殿
【国際特許分類】 C23C 16/52
H01L 21/20
H01L 21/205

【発明者】
【住所又は居所】 群馬県安中市磯部二丁目 1 3 番 1 号 信越半導体株式会社 半導
体磯部研究所内
【氏名】 高見澤 彰一

【発明者】
【住所又は居所】 群馬県安中市磯部二丁目 1 3 番 1 号 信越半導体株式会社 磯部
工場内
【氏名】 佐山 隆司

【特許出願人】
【識別番号】 000190149
【氏名又は名称】 信越半導体株式会社

【代理人】
【識別番号】 100093045
【弁理士】
【氏名又は名称】 荒船 良男

【選任した代理人】
【識別番号】 100090033
【弁理士】
【氏名又は名称】 荒船 博司

【手数料の表示】
【予納台帳番号】 043959
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

ボロン、ヒ素またはリンがドーパントとして添加されたシリコン単結晶基板の主表面上に副エピタキシャル層を形成する副エピタキシャル層形成工程と、

前記副エピタキシャル層上に主エピタキシャル層を形成する主エピタキシャル層形成工程と、をこの順に行うことにより、前記シリコン単結晶基板の主表面上に、主エピタキシャル層と副エピタキシャル層とを有するシリコンエピタキシャル層を形成するシリコンエピタキシャルウェーハの製造方法において、

前記シリコン単結晶基板として、裏面にオートドーブ防止用シリコン酸化膜が形成されたものを用い、

前記シリコン単結晶基板をフッ酸中に浸漬し、前記オートドーブ防止用シリコン酸化膜を残存させつつ、前記シリコン単結晶基板の主表面上に形成された酸化膜をウェットエッチングするフッ酸処理工程と、

前記主エピタキシャル層の成長温度より低い温度に前記シリコン単結晶基板を加熱しながら、前記シリコン単結晶基板の主表面上に形成された自然酸化膜を水素ガス雰囲気中でドライエッチングするベーキング工程と、をこの順に行ってから前記副エピタキシャル層形成工程を行うことを特徴とするシリコンエピタキシャルウェーハの製造方法。

【請求項 2】

前記シリコン単結晶基板を 950℃以下の温度に加熱しながら、前記ベーキング工程を行うことを特徴とする請求項 1 記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 3】

前記副エピタキシャル層の厚さを 0.5 μm 未満とすることを特徴とする請求項 1 または 2 記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 4】

前記シリコン単結晶基板の昇温中に、前記副エピタキシャル層形成工程を行うことを特徴とする請求項 1～3 の何れか一項に記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 5】

前記フッ酸処理工程から前記ベーキング工程までの間で、前記シリコン単結晶基板を大気に曝す時間を 60 分以内とすることを特徴とする請求項 1～4 の何れか一項に記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 6】

前記シリコン単結晶基板を 900℃以上 1200℃以下の温度に加熱しながら、前記主エピタキシャル層形成工程を行うことを特徴とする請求項 1～5 の何れか一項に記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 7】

前記主エピタキシャル層の主表面の抵抗率を前記シリコン単結晶基板の抵抗率の 20 倍以上とすることを特徴とする請求項 1～6 の何れか一項に記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 8】

前記シリコン単結晶基板として、ドーパント濃度が $1 \times 10^{19} / \text{cm}^3$ 以上のものを用いることを特徴とする請求項 1～7 の何れか一項に記載のシリコンエピタキシャルウェーハの製造方法。

【請求項 9】

ボロン、ヒ素またはリンがドーパントとして $1 \times 10^{19} / \text{cm}^3$ 以上の濃度に添加され、裏面にオートドーブ防止用シリコン酸化膜が形成されたシリコン単結晶基板を用い、

前記シリコン単結晶基板をフッ酸中に浸漬し、前記オートドーブ防止用シリコン酸化膜を残存させつつ、前記シリコン単結晶基板の主表面上に形成された酸化膜をウェットエッチングするフッ酸処理工程と、

前記フッ酸処理工程の後、前記シリコン単結晶基板を大気に曝す時間を 60 分以内とし

て前記シリコン単結晶基板を気相成長装置に投入し、前記シリコン単結晶基板を 950℃以下の温度に加熱しながら、前記シリコン単結晶基板の主表面上に形成された自然酸化膜を水素ガス雰囲気中でドライエッチングするベーキング工程と、

前記ベーキング工程終了直後から、主エピタキシャル層の気相成長温度に向けて前記シリコン単結晶基板を昇温しながら、厚さ 0.5 μ m 未満の副エピタキシャル層を前記シリコン単結晶基板の主表面上に気相成長する副エピタキシャル層形成工程と、

前記副エピタキシャル層上に、主表面の抵抗率が前記シリコン単結晶基板の 20 倍以上である主エピタキシャル層を気相成長する主エピタキシャル層形成工程と、

を行うことを特徴とするシリコンエピタキシャルウェーハの製造方法。

【書類名】明細書

【発明の名称】シリコンエピタキシャルウェーハの製造方法

【技術分野】

【0001】

本発明は、シリコン単結晶基板の主表面上にシリコンエピタキシャル層を形成するシリコンエピタキシャルウェーハの製造方法に関する。

【背景技術】

【0002】

シリコン単結晶基板の主表面上にシリコンエピタキシャル層を形成する方法として、気相エピタキシャル成長方法がある。気相エピタキシャル成長方法とは、シリコン単結晶基板の主表面上に原料ガスを供給することによって、シリコン単結晶基板と同一の面方位を有する単結晶薄膜、つまりシリコンエピタキシャル層を成長させる方法である。

【0003】

このような気相エピタキシャル成長方法を用いて、高濃度のボロン、ヒ素またはリンをドーパントとして有する低抵抗率のシリコン単結晶基板の主表面上に高抵抗率のシリコンエピタキシャル層を形成する場合には、シリコン単結晶基板内からドーパントが気相中に一旦放出されて成長中のシリコンエピタキシャル層にドーピングされる現象、いわゆるオートドーブ現象が生じてしまい、その結果、シリコン単結晶基板とシリコンエピタキシャル層との界面において不純物プロファイルが緩やかになってしまう場合がある。

【0004】

高濃度ドーブのシリコン単結晶基板上に低濃度ドーブのシリコンエピタキシャル層を気相成長する際、つまり、低抵抗率のシリコン単結晶基板上に該基板と同一導電型で高抵抗率のシリコンエピタキシャル層を気相成長する際にオートドーブ現象が生じるのは、シリコン単結晶基板の主表面や裏面からドーパントが放出され、気相成長中のシリコンエピタキシャル層に再び取り込まれるからである。シリコン単結晶基板の裏面から放出されたドーパントは、シリコン単結晶基板の外周部から主表面側に回り込むため、オートドーブ現象の影響はシリコンエピタキシャル層の周縁で顕著になる。

【0005】

シリコンエピタキシャル層を気相成長する際に、シリコン単結晶基板の主表面からのドーパントの放出によるオートドーブ現象を抑制するためには、シリコン単結晶基板の主表面上に主エピタキシャル層を形成する前に、ドーパントガスを外部から供給せずにキャップ層（副エピタキシャル層）を予め低温で形成しておけばよい（例えば、特許文献1，2参照）。

【0006】

ここで、オートドーブ現象を抑制するためには、キャップ層の形成温度は低い方が好ましい。そして、シリコン単結晶基板を1000℃未満、例えば500℃～850℃の低温に加熱して良好な結晶状態を保ちながらキャップ層の気相成長を行うためには、特許文献2に記載されるように主または副チャンバー内で予めフッ酸蒸気等による処理を行い、シリコン単結晶基板の主表面上に形成されている自然酸化膜を除去する必要がある。

【0007】

一方、シリコン単結晶基板の裏面からのドーパントの放出を抑制するためには、当該シリコン単結晶基板の裏面に、オートドーブ防止用のシリコン酸化膜を予め形成しておけばよい。

【特許文献1】特開昭58-41799号公報

【特許文献2】特開平9-120947号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、シリコン酸化膜はフッ酸処理によりエッチングされてしまうため、フッ酸処理の必要な低温キャップ層成長を行う場合、従来、シリコン単結晶基板にはオートド

ープ防止用シリコン酸化膜が適用されていない。そのため、ドーパントが高濃度にドーブされたシリコン単結晶基板の主表面上に、急峻な不純物濃度プロファイルのシリコンエピタキシャル層を気相成長することは難しかった。

【0009】

本発明は上記課題を解決するためになされたものであり、シリコン単結晶基板の主表面上により急峻な不純物濃度プロファイルのシリコンエピタキシャル層を気相成長することができるシリコンエピタキシャルウェーハの製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

本発明のシリコンエピタキシャルウェーハの製造方法の第1は、ボロン、ヒ素またはリンがドーパントとして添加されたシリコン単結晶基板の主表面上に副エピタキシャル層を形成する副エピタキシャル層形成工程と、

副エピタキシャル層上に主エピタキシャル層を形成する主エピタキシャル層形成工程と、をこの順に行うことにより、シリコン単結晶基板の主表面上に、主エピタキシャル層と副エピタキシャル層とを有するシリコンエピタキシャル層を形成するシリコンエピタキシャルウェーハの製造方法において、

シリコン単結晶基板として、裏面にオートドーブ防止用シリコン酸化膜が形成されたものを用い、

シリコン単結晶基板をフッ酸中に浸漬し、オートドーブ防止用シリコン酸化膜を残存させつつ、シリコン単結晶基板の主表面上に形成された酸化膜をウェットエッチングするフッ酸処理工程と、

主エピタキシャル層の成長温度より低い温度にシリコン単結晶基板を加熱しながら、シリコン単結晶基板の主表面上に形成された自然酸化膜を水素ガス雰囲気中でドライエッチングするベーキング工程と、をこの順に行ってから副エピタキシャル層形成工程を行うことを特徴とする。

【0011】

本発明によれば、フッ酸処理工程において、オートドーブ防止用シリコン酸化膜を残存させつつシリコン単結晶基板の主表面上に形成された酸化膜をウェットエッチングするので、フッ酸処理の必要な低温キャップ層成長を行う場合でもオートドーブ防止用にシリコン酸化膜を適用することができる。従って、シリコン単結晶基板の主表面上に、急峻な不純物濃度プロファイルのシリコンエピタキシャル層を気相成長することが可能となる。

但し、フッ酸処理工程と副エピタキシャル層形成工程との間にシリコン単結晶基板が大気に曝されると自然酸化膜が形成されるので、水素ガス雰囲気中でベーキング工程をさらにすることにより、当該シリコン単結晶基板の主表面上に形成された自然酸化膜をドライエッチングする。その際、無用なオートドーブ現象の発生を抑制するため、ベーキング工程は、主エピタキシャル層の成長温度より低い温度、例えば950℃以下の温度にシリコン単結晶基板を加熱しながら行う。ベーキング工程中にシリコン単結晶基板を950℃よりも高温に加熱すると、オートドーブ現象が無視できないほど大きくなる。

【0012】

前記副エピタキシャル層は、シリコン単結晶基板の主表面からのオートドーブを抑制できるように、例えば0.5μm未満の厚さに形成しておけばよい。一方、副エピタキシャル層の厚さが0.5μm以上になると、シリコン単結晶基板からのドーパントの外方拡散幅よりも副エピタキシャル層の厚さが大きくなることがあり、副エピタキシャル層の存在が顕在化してシリコンエピタキシャルウェーハの特性に影響を及ぼすようになる。

但し、副エピタキシャル層成長後に施される一連の熱処理の際に生じるシリコン単結晶基板からのドーパントの外方拡散によりシリコン単結晶基板と副エピタキシャル層とは殆ど区別がつかなくなるので、副エピタキシャル層の厚さと抵抗率は重要でない。そのため、厚さと抵抗率が変化しやすいシリコン単結晶基板の昇温中に、副エピタキシャル層形成工程を行うことにより、シリコンエピタキシャルウェーハの生産性を高めることができる。

【0013】

フッ酸処理工程からベーキング工程までの間に、シリコン単結晶基板を大気中に曝す時間は、60分以内であることが好ましい。この間にシリコン単結晶基板の表面に形成される自然酸化膜の厚さは僅かであるので、例えばシリコン単結晶基板を900℃に加熱しながら水素ガス雰囲気中でベーキング工程を行うことにより、自然酸化膜は瞬時にエッチング除去される。

一方、シリコン単結晶基板を大気中に曝す時間が60分を越えると、自然酸化膜をエッチング除去するために、ベーキング工程の時間を長くしたりシリコン単結晶基板のベーキング温度を950℃よりも高くしたりする必要があり、何れもオートドーブ現象の影響を大きくするので好ましくない。

【0014】

上記のようにして副エピタキシャル層を予め形成しておくことにより、シリコン単結晶基板を900℃以上1200℃以下の温度に加熱しながら、副エピタキシャル層上に主エピタキシャル層を形成しても、オートドーブ現象の抑制された状態でシリコンエピタキシャルウェーハを製造することができる。

一方、シリコン単結晶基板を1200℃よりも高温に加熱して主エピタキシャル層を気相成長する場合は、副エピタキシャル層あるいはオートドーブ防止用シリコン酸化膜を介して外方拡散するドーパント量が著しく大きくなり、もはやオートドーブ現象を抑制することができなくなる。また、シリコン単結晶基板を900℃未満に加熱して主エピタキシャル層を気相成長する場合は、オートドーブ現象は実質的に発現しなくなり、副エピタキシャル層の形成が不要である。

【0015】

オートドーブ現象は、主エピタキシャル層の主表面の抵抗率をシリコン単結晶基板の抵抗率の20倍以上とする場合、より具体的には、ドーパント濃度が $1 \times 10^{19} / \text{cm}^3$ 以上のシリコン単結晶基板を用いる場合に、特に顕在化しやすい。そこで、上記のような副エピタキシャル層を予め形成しておき、主エピタキシャル層形成工程で、主表面の抵抗率がシリコン単結晶基板の20倍以上である主エピタキシャル層を副エピタキシャル層上に気相成長すると、オートドーブ現象の抑制に大きな効果が得られる。

【0016】

本発明のシリコンエピタキシャルウェーハの製造方法の第2は、

ボロン、ヒ素またはリンがドーパントとして $1 \times 10^{19} / \text{cm}^3$ 以上の濃度に添加され、裏面にオートドーブ防止用シリコン酸化膜が形成されたシリコン単結晶基板を用い、シリコン単結晶基板をフッ酸中に浸漬し、オートドーブ防止用シリコン酸化膜を残存させつつ、シリコン単結晶基板の主表面上に形成された酸化膜をウェットエッチングするフッ酸処理工程と、

フッ酸処理工程の後、シリコン単結晶基板を大気に曝す時間を60分以内としてシリコン単結晶基板を気相成長装置に投入し、シリコン単結晶基板を950℃以下の温度に加熱しながら、シリコン単結晶基板の主表面上に形成された自然酸化膜を水素ガス雰囲気中でドライエッチングするベーキング工程と、

ベーキング工程終了直後から、主エピタキシャル層の気相成長温度に向けてシリコン単結晶基板を昇温しながら、厚さ0.5 μm 未満の副エピタキシャル層をシリコン単結晶基板の主表面上に気相成長する副エピタキシャル層形成工程と、

副エピタキシャル層上に、主表面の抵抗率がシリコン単結晶基板の20倍以上である主エピタキシャル層を気相成長する主エピタキシャル層形成工程と、

を行うことを特徴とする。

【発明の効果】

【0017】

本発明によれば、シリコン単結晶基板の主表面上に、より急峻な不純物プロファイルでシリコンエピタキシャル層を気相成長することができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施の形態について、図を参照して説明する。図1の右側に、本発明の実施形態に係るシリコンエピタキシャルウェーハの製造工程を、左側には各工程に対応するシリコン単結晶基板CW等の断面図を示す。

まず、ボロン、ヒ素またはリンがドーパントとして $1 \times 10^{19} / \text{cm}^3$ 以上の濃度に添加されたシリコン単結晶棒をCZ (Czochralski) 法により引き上げ、さらに、ブロック切断、外径研削、オリエンテーションフラット加工、スライシング、面取り、ラッピング、ケミカルエッチング等の加工を施して、ケミカルエッチング済のシリコン単結晶基板CWを準備する(ステップS1)

【0019】

次に、シリコン単結晶基板CWの第2主表面(図1中、下側の面)に、CVD (Chemical Vapor Deposition)法を用いてオートドーブ防止用シリコン酸化膜1(以下、単にCVD酸化膜とする)を形成する(ステップS2)。

より具体的には、 $350 \sim 450^\circ\text{C}$ に加熱されたシリコン単結晶基板CWの第2主表面に、モノシラン(SiH_4)ガスと酸素ガスとを原料ガスとして供給し、厚さ約 500 nm のCVD酸化膜1を気相成長させる。

【0020】

CVD酸化膜1を形成後、該CVD酸化膜1の形成された面とは反対側の第1主表面に機械的・化学的研磨を施して(ステップS3)、鏡面状態の第1主表面を有するシリコン単結晶基板PWとなす。シリコン単結晶基板PWには、その表面に付着している有機物、金属、パーティクル等を除去するために、SC-1(アンモニア—過酸化水素水)洗浄とSC-2(塩酸—過酸化水素水)洗浄を用いた洗浄が施される(ステップS4)。

【0021】

SC-1洗浄やSC-2洗浄の際には、その酸化作用により、シリコン単結晶基板PWの表面にシリコン酸化膜が形成される。また、洗浄工程と気相エピタキシャル成長工程との間に大気中に保管される時間が長いと、 950°C 以下での低温熱処理では除去しきれない厚さの自然酸化膜が形成されることがある。これらの酸化膜5が、後工程で低温成長させる副エピタキシャル層2の形成時に残存すると、該副エピタキシャル層2の結晶性に悪影響を及ぼすので、洗浄工程と気相成長工程との間にフッ酸処理工程を行い、シリコン単結晶基板PWの表面に形成された酸化膜5をエッチング除去する(ステップS5)。

ただし、シリコン単結晶基板PWの第2主表面にオートドーブ防止用に形成したCVD酸化膜1もフッ酸処理によりエッチング除去されるので、濃度1%程度の希フッ酸を用い、該希フッ酸中にシリコン単結晶基板PWを浸漬する時間を1分程度に短くすることにより、CVD酸化膜1を残存させつつ酸化膜5のウェットエッチングを行う。この間にエッチングされるシリコン酸化膜の厚さは約 6 nm なので、 $1 \sim 2 \text{ nm}$ 程度の酸化膜5は完全に除去される一方、約 500 nm の厚さを有するCVD酸化膜1は残存する。

フッ酸処理後は、純水リンス及び乾燥のみを行い、酸化作用を伴う洗浄は行わない。

【0022】

シリコン単結晶基板PWの表面の酸化膜5を除去後、自然酸化膜6の再形成を抑制するため、該シリコン単結晶基板PWを60分間よりも長く大気に曝すことなく、気相成長装置内に投入する(ステップS6)。気相成長装置内に投入後は、シリコン単結晶基板PWは非酸化性雰囲気中に置かれるので、自然酸化膜6はこれ以降形成されない。

投入される気相成長装置がパンケーキ型あるいはバレル型(シリンダー型)の場合、シリコン単結晶基板PWは気相成長炉内のサセプタ上に直接載置され、気相成長炉内の空気を窒素により置換した後、水素により更に置換し、水素雰囲気中で気相成長工程が行われる。

投入される気相成長装置が枚葉式の場合、シリコン単結晶基板PWは窒素雰囲気中に保たれたロードロック室内に一旦保管された後、水素雰囲気中に保たれた気相成長炉内に搬送され、水素雰囲気中で気相成長工程が行われる。

【0023】

気相成長炉内に載置されたシリコン単結晶基板PWは水素雰囲気中で昇温され、950℃以下の温度（例えば900℃）で5分間以下（例えば1～2分間）の時間だけベーキングされる（ステップS7）。これにより、フッ酸処理から気相成長装置内投入までの間にシリコン単結晶基板PWの主表面上に再生した自然酸化膜6がドライエッチングされる。

前記したように、シリコン単結晶基板PWの表面上に形成された自然酸化膜6等をフッ酸処理工程によって予め除去してから、自然酸化膜6の再生を極力防止した状態でシリコン単結晶基板PWを気相成長装置内に投入することで、 SiO_2 が H_2 により還元されて SiO として蒸発するために必要な温度とされる1050℃よりも低い、950℃以下という比較的低温条件での水素ベーキングによっても、シリコン単結晶基板PW上に再生した自然酸化膜6を完全にドライエッチングできる。従って、オートドーブ現象の原因となるシリコン単結晶基板PWから気相中へのドーパントの外方拡散を抑制することができる。また、自然酸化膜6が完全に除去されるので、良好な結晶性を有するエピタキシャル層を700℃以上950℃以下の比較的低温条件でも気相成長することができ、次工程以降の副エピタキシャル層2及び主エピタキシャル層3の成長時に、良好な結晶性を保ちながらオートドーブ現象を抑制することが可能となり、ひいては、急峻な不純物プロファイルを有するシリコンエピタキシャル層を気相成長することが可能となる。

【0024】

水素ベーキング終了後直ちに、原料ガス（例えば、 SiH_2Cl_2 、 SiHCl_3 または SiH_4 等）をキャリアガスの水素とともにシリコン単結晶基板PW上に供給することにより、該シリコン単結晶基板PWの第1主表面上に副エピタキシャル層2を気相成長させてシリコン単結晶基板PWの第1主表面を被覆し、該シリコン単結晶基板PWの主表面からのオートドーブ現象を抑制する（ステップS8）。

従来は、高温条件で水素ベーキングを行った後に副エピタキシャル層2を気相成長したので、オートドーブ現象を抑制するために、一旦降温して、水素ベーキング時にシリコン単結晶基板PWから気相中に放出されたドーパントをパージする必要があった。しかし、本実施形態では比較的低温条件で水素ベーキングを行うため気相中へのドーパントの放出が殆ど無く、該水素ベーキングの直後に副エピタキシャル層2を気相成長しても、オートドーブ現象の発現を当該気相成長の開始温度で必然的に生じる最低レベルに留めることができる。

【0025】

副エピタキシャル層2の形成は、水素ベーキング終了直後から、主エピタキシャル層3の気相成長温度に向けてシリコン単結晶基板PWを昇温しながら、所定の温度（例えば1000℃）に達するまでの間に、厚さ0.5μm未満、例えば0.2μmのエピタキシャル層を気相成長することにより行う。このように、副エピタキシャル層2の厚さを0.5μm未満とすることにより、より好ましくは、さらに副エピタキシャル層2の厚さを主エピタキシャル層3の厚さの10分の1以下とすることにより、シリコン単結晶基板PWからのドーパントの外方拡散幅よりも副エピタキシャル層2の厚さが大きくなってしまふことを防止できるので、副エピタキシャル層2が顕在化せずに、シリコン単結晶基板PWとエピタキシャル層との界面において急峻なドーパントプロファイルを実現することができる。

【0026】

副エピタキシャル層2の形成後、該副エピタキシャル層2の表面上に、シリコン単結晶基板PWと同一導電型の主エピタキシャル層3を気相成長する（ステップS9）。より具体的には、シリコン単結晶基板PWを加熱して900℃以上1200℃以下の温度（例えば約1130℃）とし、副エピタキシャル層2の主表面上にキャリアガスとともに原料ガス（例えば SiH_2Cl_2 、 SiHCl_3 または SiH_4 等）とドーパントガスとを供給することにより、主表面の抵抗率がシリコン単結晶基板PWの20倍以上となる主エピタキシャル層3を形成する。

この主エピタキシャル層3の気相成長の際、シリコン単結晶基板PWの第1主表面は副エピタキシャル層2により被覆され、第2主表面はCVD酸化膜1により被覆され、さら

に、ベーキング工程（ステップ S 7）等の前熱処理中に気相中にシリコン単結晶基板 P W からドーパントが殆ど放出されないため、シリコン単結晶基板 P W の第 1 主表面上に、より急峻な不純物プロファイルで主エピタキシャル層 3 を気相成長することができる。

【実施例 1】

【0027】

以下に、実施例および比較例を挙げることにより、本発明をさらに具体的に説明する。

【0028】

<実施例>

実施例では、上記実施の形態におけるシリコンエピタキシャルウェーハの製造方法によって、シリコン単結晶基板 P W の主表面上にシリコンエピタキシャル層を形成した。なお、シリコン単結晶基板 P W としては、ヒ素を $2 \times 10^{19} / \text{cm}^3$ の濃度に添加して、抵抗率が約 $3.5 \text{ m}\Omega$ のものを用いた。また、ステップ S 7 のベーキング工程ではシリコン単結晶基板 P W を 900°C で加熱した。また、副エピタキシャル層の厚さを $0.08 \mu\text{m}$ とした。また、主エピタキシャル層の形成温度を 1130°C とし、シリコンエピタキシャル層全体の厚さを $1.2 \mu\text{m}$ とした。

【0029】

<比較例>

比較例では、シリコン単結晶基板 P W を 1150°C に昇温してベーキング工程を行うこと以外は実施例と同一条件で行った。

【0030】

以上の実施例および比較例のシリコンエピタキシャルウェーハの製造方法によってシリコンエピタキシャル層を形成した結果を、図 2 に示す。

この図 2 に示されるように、比較例ではオートドーピングの影響が大きく、シリコンエピタキシャル層の表面付近までドーパント濃度が一定にならないが、実施例ではシリコンエピタキシャル層の表面から $0.6 \mu\text{m}$ 以上の深さまでドーパント濃度のフラットな領域が得られた。

これにより、本発明に係るシリコンエピタキシャルウェーハの製造方法によれば、より急峻なドーパントプロファイルでシリコンエピタキシャル層を形成できることが分かる。

【図面の簡単な説明】

【0031】

【図 1】本実施の形態におけるシリコンエピタキシャルウェーハの製造工程と、各工程におけるシリコン単結晶基板等の断面図とを示す図である。

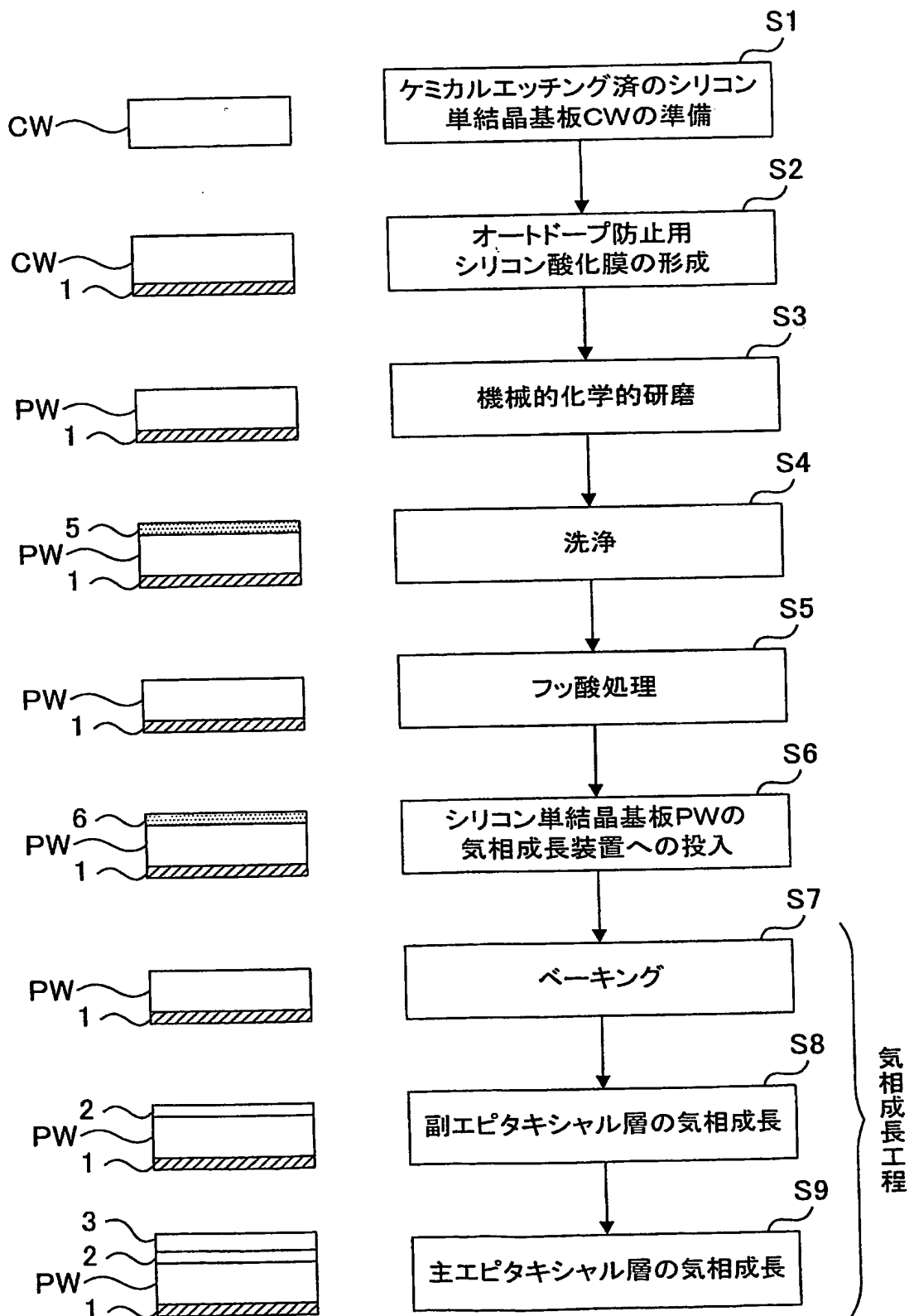
【図 2】本発明に係るシリコンエピタキシャルウェーハの製造方法を用いた場合のドーパントプロファイルと、従来のシリコンエピタキシャルウェーハの製造方法を用いた場合のドーパントプロファイルとを示す図である。

【符号の説明】

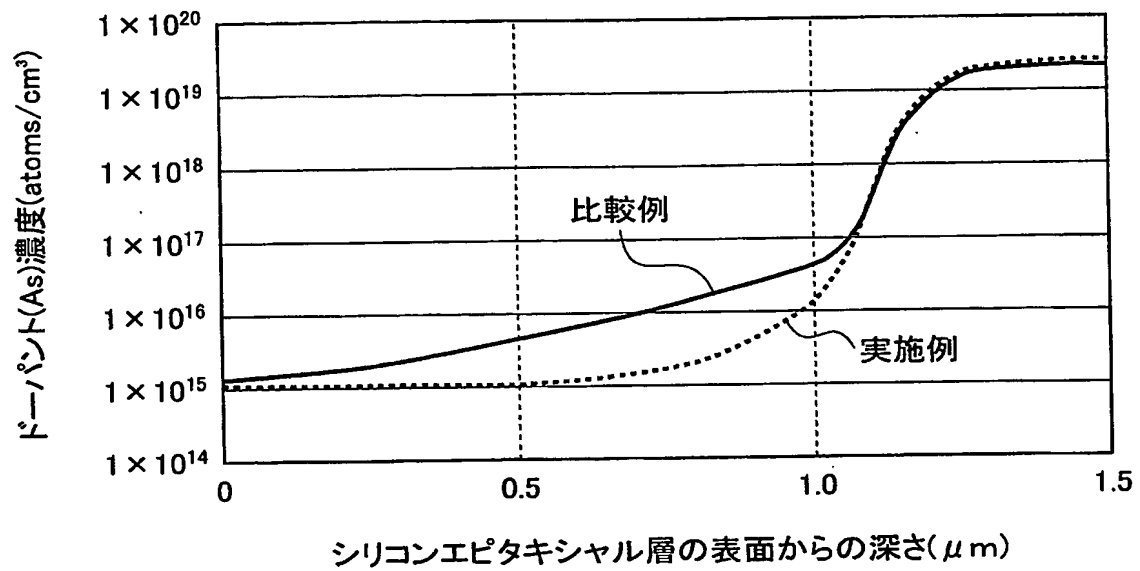
【0032】

- | | |
|----------|--------------------|
| 1 | オートドーピング防止用シリコン酸化膜 |
| 2 | 副エピタキシャル層 |
| 3 | 主エピタキシャル層 |
| P W, C W | シリコン単結晶基板 |

【書類名】 図面
【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】 高濃度にドーパされたシリコン単結晶基板の主表面上に急峻な不純物プロファイルでシリコンエピタキシャル層を気相成長する。

【解決手段】 ボロン、ヒ素またはリンがドーパントとして $1 \times 10^{19} / \text{cm}^3$ 以上の濃度に添加され、裏面にCVD酸化膜1が形成されたシリコン単結晶基板PWに対し、CVD酸化膜1を残存させながら、シリコン単結晶基板PWの主表面上の酸化膜をフッ酸処理でウェットエッチングする（ステップS5）。次に水素ガス中でシリコン単結晶基板PWを950℃以下でベーキングし、シリコン単結晶基板PWの主表面上の自然酸化膜をドライエッチングする（ステップS7）。そして主エピタキシャル層3の成長温度よりも低温で副エピタキシャル層2を形成し（ステップS8）、900℃以上1200℃以下の温度で副エピタキシャル層2上に主エピタキシャル層3を形成する（ステップS9）。

【選択図】 図1

特願 2 0 0 3 - 3 8 5 3 3 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 9 0 1 4 9]

1. 変更年月日 1 9 9 0 年 8 月 7 日

[変更理由] 新規登録

住 所 東京都千代田区丸の内 1 丁目 4 番 2 号

氏 名 信越半導体株式会社